

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-095874

(43)Date of publication of application : 25.03.2004

(51)Int.Cl.

H01L 29/786  
H01L 21/336  
H01L 21/60  
H01L 51/00

(21)Application number : 2002-255279

(71)Applicant : PIONEER ELECTRONIC CORP

(22)Date of filing : 30.08.2002

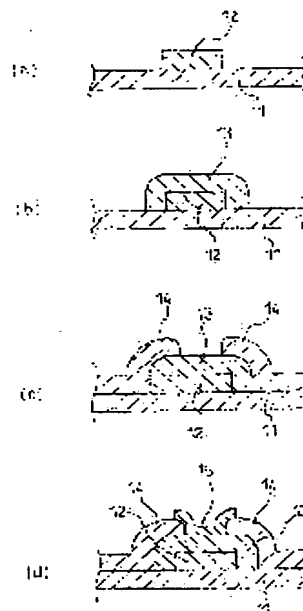
(72)Inventor : NAKAMURA KENJI  
OTA SATORU

## (54) ORGANIC SEMICONDUCTOR ELEMENT AND MANUFACTURING METHOD THEREFOR

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an organic semiconductor element by which a minute high molecular insulating film with a high insulating property can easily be created as a gate insulating film without using a vacuum device and a process for patterning the gate insulating film is not required and to provide a manufacturing method of the element.

SOLUTION: A gate electrode 12 is formed on a glass substrate 11, and poly (1,4-bis (2-methylstyryl) benzene) (bis-MSB) is dissolved in benzonitrile comprising tetrabutyl ammonium tetrafluoroborate by 0.1mol/l. Then, the glass substrate 11 where the gate electrode 12 is formed is put in solution, and a minute poly (bis-MSB) film is formed by an electrochemical polymerization method.



## LEGAL STATUS

[Date of request for examination] 25.07.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-95874

(P2004-95874A)

(43) 公開日 平成16年3月25日(2004.3.25)

(51) Int. Cl.<sup>7</sup>

F 1

テーマコード(参考)

H 01 L 29/786

H 01 L 29/78 6 1 8 B

5 F 0 4 4

H 01 L 21/336

H 01 L 21/60 3 0 1 P

5 F 1 1 0

H 01 L 21/60

H 01 L 29/78 6 1 7 V

H 01 L 51/00

H 01 L 29/78 6 1 7 T

H 01 L 29/28

審査請求 未請求 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願2002-255279 (P2002-255279)

(22) 出願日 平成14年8月30日(2002. 8. 30)

(71) 出願人 000005016

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(74) 代理人 100116182

弁理士 内藤 照雄

(72) 発明者 中村 健二

埼玉県鶴ヶ島市富士見6丁目1番1号 パ

イオニア株式会社総合研究所内

(72) 発明者 大田 悟

埼玉県鶴ヶ島市富士見6丁目1番1号 パ

イオニア株式会社総合研究所内

Fターム(参考) 5F044 EE21

5F110 AA16 CC03 CC07 DD02 EE02

EE03 EE04 EE06 EE07 EE44

FF01 FF21 GG05 GG25 GG42

HK02 HK03 HK04 HK06 HK32

(54) 【発明の名称】 有機半導体素子及びその製造方法

(57) 【要約】

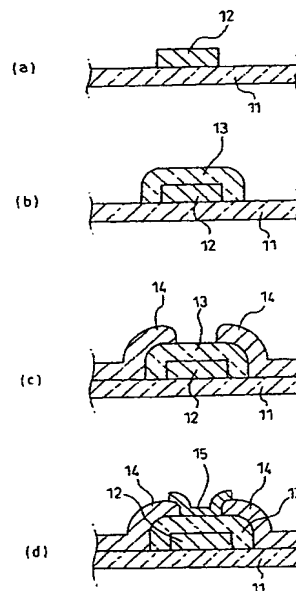
【課題】真空装置を用いずに、絶縁性が高く緻密な高分子絶縁膜をゲート絶縁膜として容易に作成でき、そのゲート絶縁膜をパターンニングする工程が必要ない有機半導体素子及びその製造方法を提供する。

【解決手段】ガラス基板11上にゲート電極12を形成し、例えば、テトラブチルアンモニウムテトラフルオロボレートと0.1mol/l含有したベンズニトリルにポリ(1,4-ビス(2-メチルスチリル)ベンゼン)

(bis-MSB)を溶解させたのち、溶液中にゲート電極12が形成されたガラス基板11を入れ、電気化学的重合法により緻密なポリ(bis-MSB)膜を形成する。

【選択図】

図 4



## 【特許請求の範囲】

## 【請求項 1】

ゲート絶縁膜が重合法により形成された高分子絶縁膜であることを特徴とする有機半導体素子。

## 【請求項 2】

基板上にゲート電極と、前記ゲート絶縁膜と、ソース・ドレイン電極と、有機半導体膜とを備えたことを特徴とする請求項 1 に記載の有機半導体素子。

## 【請求項 3】

前記有機半導体素子は、有機 M I S 型 T F T であることを特徴とする請求項 2 に記載の有機半導体素子。

10

## 【請求項 4】

前記ゲート絶縁膜は、ポリ（1，4-ビス（2-メチルスチリル）ベンゼン）、ポリピロール、ポリ-1-アミノピロールのいずれかを主成分とすることを特徴とする請求項 1～3 のいずれかに記載の有機半導体素子。

## 【請求項 5】

基板上にゲート電極を形成する工程と、  
重合法により成膜された高分子絶縁膜でゲート絶縁膜を形成する工程と、  
ソース・ドレイン電極を形成する工程と、  
有機半導体膜を形成する工程と、を含むことを特徴とする有機半導体素子の製造方法。

## 【請求項 6】

前記有機半導体素子が、有機 M I S 型 T F T であることを特徴とする請求項 5 に記載の有機半導体素子の製造方法。

20

## 【請求項 7】

前記ゲート絶縁膜を形成する工程において、ポリ（1，4-ビス（2-メチルスチリル）ベンゼン）、ポリピロール、ポリ-1-アミノピロールのいずれかを主成分として成膜することを特徴とする請求項 5 または 6 に記載の有機半導体素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、有機半導体素子及びその製造方法に関する。

30

## 【0002】

## 【従来の技術】

有機半導体素子の一例として、有機 M I S 型 T F T（thin film transistor）の構造を図面を参照して以下説明する。図 1 は、ボトムコンタクト型の構造を示す模式断面図であり、図 2 は、トップコンタクト型の構造を示す模式断面図である。

## 【0003】

図 1 及び図 2 に示すように、有機 M I S 型 T F T 10，20 は、基板 11 上にゲート電極 12、ゲート絶縁膜 13、ソース・ドレイン電極 14、有機半導体膜 15 を備えている。

## 【0004】

上記有機 M I S 型 T F T 10，20 を構成する各層の材質としては、ゲート電極 12 には、Ni，Cr，ITO 等が用いられる。ゲート絶縁膜 13 には SiO<sub>2</sub>，SiN など珪素化合物や金属の酸化物や窒化物が用いられる。ソース・ドレイン電極 14 には Pd，Au 等が用いられる。有機半導体膜 15 はペンタセン等が用いられる。

40

## 【0005】

ゲート絶縁膜 13 の形成方法としては、無機材料の場合、RF（DC）スパッタ法や CV D 法などが多く用いられる。他に、良質な絶縁膜を均一にゲート電極上に形成するために、Al や Ta といった誘電率の高い酸化物が得られる金属をゲート電極とし、陽極酸化という手法を用いる場合もある。

## 【0006】

## 【発明が解決しようとする課題】

50

上記のような従来の有機MIS型TFETは、ゲート絶縁膜13に無機材料が用いられていたが、有機半導体素子は低コストであるというメリットを生かすために、RF(DC)スパッタ法やCVD法などの真空プロセスを使わない(真空装置を用いない)方法が検討されている。このため、真空装置を用いずに成膜できる高分子の絶縁体薄膜などの有機材料を、ゲート絶縁膜13として使用することが検討されている。

#### 【0007】

例えばPMMA等の高分子の樹脂をゲート絶縁膜として用いる場合には、スピンコート法を用いる方法が検討されている。以下、スピンコート法を用いた有機半導体素子の製造方法を図3の工程図を参照して説明する。

#### 【0008】

10

まず、図3(a)に示すように、基板11上にゲート電極12を形成する。次に、図3(b)に示すように、高分子の樹脂をスピンコートにより高分子絶縁膜を成膜する。図3(b)で形成した高分子絶縁膜をエッチング等によりパターニングし、図3(c)に示すように、ゲート絶縁膜13を形成する。

次に、図3(d)に示すように、ソース・ドレイン電極14を形成する。

最後に、図3(e)に示すように、有機半導体膜15を真空蒸着法等によって形成する。

#### 【0009】

しかしながら、図3に示すような、スピンコート法を用いてゲート絶縁膜を形成する方法では、ピンホールがなく膜厚分布のない均一な高分子薄膜(絶縁性が高く緻密な高分子薄膜)を得ることは困難であり、さらに、高分子薄膜を形成した後、ゲート電極を覆い所望の形状にするためのパターニングを行う工程(図3(c)参照)が必要となる。

20

#### 【0010】

本発明は、上述の事情を考慮してなされたもので、真空装置を用いずに、絶縁性が高く緻密な高分子絶縁膜をゲート絶縁膜として容易に作成でき、そのゲート絶縁膜をパターニングする工程が必要ない有機半導体素子及びその製造方法を提供することを目的とする。

#### 【0011】

##### 【課題を解決するための手段】

前述した目的を達成するために、請求項1に記載の有機半導体素子は、ゲート絶縁膜が電気化学的重合法により形成された高分子絶縁膜であることを特徴とする。

30

#### 【0012】

また、請求項5に記載の有機半導体素子の製造方法は、基板上にゲート電極を形成する工程と、電気化学的重合法により成膜された高分子絶縁膜でゲート絶縁膜を形成する工程と、ソース・ドレイン電極を形成する工程と、有機半導体膜を形成する工程と、を含むことを特徴とする。

#### 【0013】

##### 【発明の実施の形態】

以下、本発明に係る実施の形態を図面に基づいて説明する。

本実施の形態に係る有機半導体は、ゲート絶縁膜が電気化学的重合法により形成された高分子絶縁膜であることを特徴とするものである。

#### 【0014】

40

本実施の形態に係る有機半導体としては、例えば有機MIS型TFETを挙げることができ、このような有機MIS型TFETの構造は、前述の図1(ボトムコンタクト型の構造)及び図2(トップコンタクト型の構造)を例示することができる。

#### 【0015】

図1及び図2で示したように、有機MIS型TFET10、20は、基板11(例えばガラス基板)上にゲート電極12、ゲート絶縁膜13、ソース・ドレイン電極14、有機半導体膜15を備えている。

#### 【0016】

ゲート絶縁膜13にはポリ(1,4-ビス(2-メチルスチリル)ベンゼン)(以下、bis-MSBと略記する)、ポリピロール(以下、PPyと略記する)(例えば、“絶縁 50

性電解重合膜を利用したバイオセンサの設計 Chemical Sensors Vol. 2, No. 4 (1996)”等の文献参照)や、ポリ-1-アミノピロール(例えば、“Takayuki KUWAHARA, et al. Electrochemistry, Vol. 69, No. 08, pp. 598 2001等の文献参照)などを用いることができるが、これらに限定されるものではない。

#### 【0017】

有機半導体膜15には、ポリアセチレン、ポリジアセチレン、ポリアセン、ポリフェニレンビニレンなどの共役炭化水素ポリマー、およびこれらの共役炭化水素ポリマーのオリゴマーを含む誘導体、ポリアニリン、ポリチオフェン、ポリピロル、ポリフラン、ポリピリジン、ポリチエニレンビニレン等の共役複素環式ポリマー、およびこれらの共役複素環式ポリマーのオリゴマーを含む誘導体等を用いることができるが、これらに限定されるものではない。

#### 【0018】

すなわち、有機半導体膜15としては、テトラセン、クリセン、ペンタセン、ピレン、ペリレン、コロネンなど縮合芳香族炭化水素、およびこれらの誘導体、銅フタロシアニン、ルテチウムビスフタロシアニン等、ポルフィリンとフタロシアニン化合物の金属錯体も含まれる。

#### 【0019】

ゲート電極12あるいはソース・ドレイン電極14には、Rh, Ir, Ni, Pd, Pt, Au, As, Se, Te, Al, Cu, Ag, Mo, W, Mg, Zn等を用いることができるが、これらに限定されるものではない。また、上述の金属の合金でもよい。

#### 【0020】

なお、各薄膜の成膜方法としては、抵抗加熱による真空蒸着法、複数の蒸発源を用いた共蒸着法、スパッタ法、CVD法等、任意の方法を用いることができる。

#### 【0021】

次に、本発明に係る有機半導体素子の製造方法の一実施例を図4の工程図を参照して説明する。

#### 【0022】

まず、図4(a)に示す工程において、平坦性の良好なガラス基板11上にゲート電極12(図4では1つの電極のみを図示する)としてスパッタ法によりITOを1000Å成膜した。

#### 【0023】

次に、テトラブチルアンモニウムテトラフルオロボレート $0.1\text{mol/l}$ 含有したベンゾニトリルに1,4-ビス(2-メチルスチリル)ベンゼン(bis-MSB)を溶解させたのち、溶液中にゲート電極12が形成されたガラス基板11を入れ、電気化学的重合法により緻密なポリ(bis-MSB)膜を形成した(図4(b))。

#### 【0024】

なお、電気化学的重合法による高分子絶縁膜の形成は、例えば、“Japanese Journal of Applied Physics Vol. 30 No. 7A, July 1991, pp. L1192-L1194”等の文献に記載の技術を参照して形成することが可能である。

#### 【0025】

次に、図4(c)に示すように、Au, Pt等による膜厚1000Åのソース・ドレイン電極14を真空蒸着法にて形成した。

最後に、図4(d)に示すように、ペンタセンを真空蒸着法で膜厚500Åに成膜し、有機半導体膜15を形成した。

#### 【0026】

以下、上記有機半導体素子の製造方法の実施例の変形例について述べる。

上記実施例は、図1に示したトップコンタクト構造の有機MIS型TFT10を形成するものであるが、有機半導体膜15とソース・ドレイン電極14の作成順を逆にすることに

より、図2に示したボトムコンタクト構造の有機MIS型TFET20を形成することができる。

【0027】

また、ゲート絶縁膜13を電気化学的重合法による絶縁膜と他の手法によって形成される絶縁膜（無機または有機どちらでもよい）との多層膜にしてもよい。

また、有機半導体膜15は、単一の材料の薄膜ではなく、ドーピングされた薄膜、複数の有機半導体材料を用いて多層化された薄膜にしてもよい。

【0028】

また、図5に示すように、有機半導体素子を複数個組み合わせて使用する場合は、一方の有機MIS型TFETのソース・ドレイン電極14と、他方の有機MIS型TFETのゲート電極12とを電氣的に接続させるために、ゲート絶縁膜13にエッチング等でスルーホール16を空けてもよい。

【0029】

また、本実施の形態に係る有機半導体は、ゲート絶縁膜13を電気化学的重合法以外の他の重合法（例えば、熱的重合法）によって形成してもよい。

【0030】

以上のように、本発明に係る実施の形態によれば、真空装置を用いずに、絶縁性が高く緻密な薄膜を容易に作成できる。また、材料の利用効率が他の成膜法と比較してきわめて高い。また、ゲート絶縁膜13がゲート電極12上にのみ選択的に形成されるため、絶縁膜をパターニングする必要がない。

また、ゲート電極上に均等に成膜されるためエッジ部分での電極ショートの可能性が激減する等の利点が発生するため、有機半導体素子の低コスト化、高性能化が図れる。

【図面の簡単な説明】

【図1】ボトムコンタクト型の有機MIS型TFETの構造を示す模式断面図である。

【図2】トップコンタクト型の有機MIS型TFETの構造を示す模式断面図である。

【図3】スピコート法を用いた有機半導体素子の製造方法を説明するための工程図である。

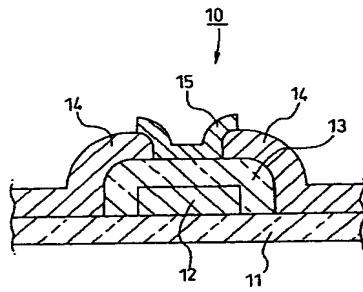
【図4】本発明に係る有機半導体素子の製造方法の一実施例を説明するための工程図である。

【図5】有機半導体素子を複数個組み合わせた例を示す模式断面図である。

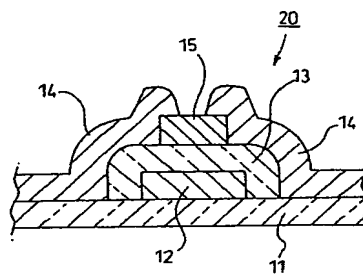
【符号の説明】

- 11 基板
- 12 ゲート電極
- 13 ゲート絶縁膜
- 14 ソース・ドレイン電極
- 15 有機半導体膜
- 16 スルーホール
- 10, 20, 30 有機MIS型TFET（有機半導体素子）

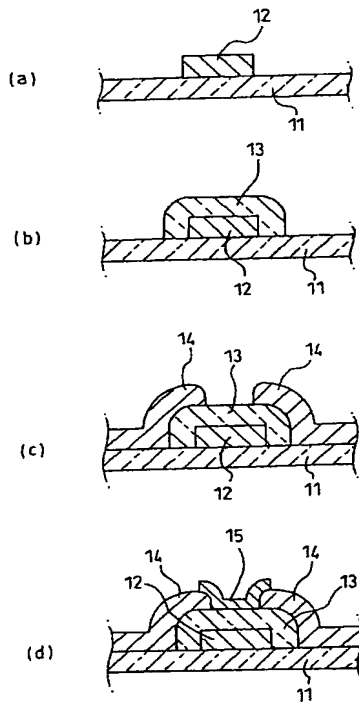
【図 1】



【図 2】

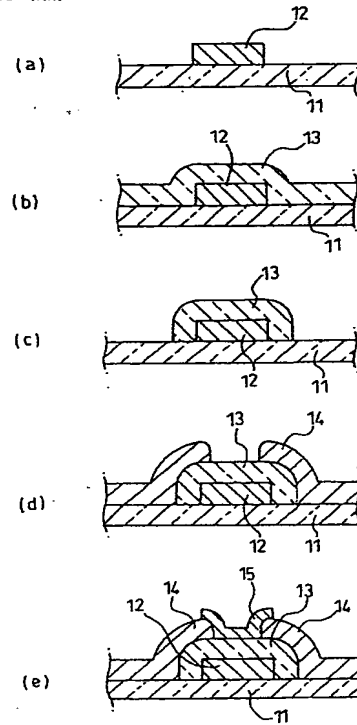


【図 4】



【図 3】

従来技術



【図 5】

